



AiP74HC193

异步置数/异步复位 4 位二进制加减计数器

产品说明书

说明书发行履历:

版本	发行时间	新制/修订内容
2018-03-A1	2018-03	新制
2019-02-A2	2019-02	更新模板
2019-04-A3	2019-04	添加订购信息



1、概述

AiP74HC193是4位二进制的加/减计数器。具有分开的加/减时钟CPU和CPD来简化了操作，输出随着任一时钟输入的从低电平到高电平的转换而同步改变状态。当CPD为高电平，CPU为时钟脉冲时，电路为计数加模式。当CPU为高电平，CPD为时钟脉冲时，电路为计数减模式，在任何时间里，只能有一个时钟输入为高电平，否则会出现错误。在任何时候只要异步主复位输入（MR）为高时，电路就会清零。也可以通过异步并行加载输入（ \overline{PL} ）来使电路进行并行加载。

终端计数加（ \overline{TCU} ）和终端计数减（ \overline{TCD} ）输出通常为高电平，当电路达到最大计数状态“15”时，CPU的下一个从高到低的转换将会导致 \overline{TCU} 变低。 \overline{TCU} 会一直为低直到CPU再次变高。重复计数加时钟，同样，当电路处于“0”且CPD变为低电平时，TCD输出将变为低电平。由于重新配置时钟波形，终端计数输出可以用作同步计数器的多级计数器的时钟输入信号。多级计数器不会完全同步，因此在每个阶段都添加了一个轻微的延时。

该计数器可以由电路的异步并行负载能力来预设。当并行加载输入（ \overline{PL} ）为低电平时，不管时钟输入状态如何，并行数据输入（D0至D3）预设的信息被加载计数器和展现到输出（Q0至Q3）上。当主复位输入（MR）为高电平时，将禁止并行加载，覆盖两个时钟输入且所有的输出（Q0至Q3）为低电平。如果在复位或加载操作之后，其中一个时钟输入为低电平，则该时钟的下一个低电平至高电平转换将被认为是正确的信号并开始计数。输入包含钳位二极管，这样可以使用限流电阻将输入端接入超过 V_{CC} 的电压。

其主要特点如下：

- 同步可逆4位二进制计数
- 异步并行加载
- 异步复位
- 扩展不需要外部逻辑
- 封装形式：DIP16/SOP16/TSSOP16

订购信息：

管装

产品型号	封装形式	打印标识	管装数	盒装管	盒装数	箱装盒	箱装数
AiP74HC193PA	DIP16	74HC193	25PCS/管	40管/盒	1000PCS/盒	10盒/箱	10000PCS/箱
AiP74HC193VA	SOP16	74HC193	50PCS/管	200管/盒	10000PCS/盒	5盒/箱	50000PCS/箱
AiP74HC193JA	TSSOP16	74HC193	60PCS/管	120管/盒	7200PCS/盒	6盒/箱	43200PCS/箱

编带

产品型号	封装形式	打印标识	编带盘装数	编带盒装数	箱装数
AiP74HC193VA	SOP16(1)	74HC193	2500PCS/盘	5000PCS/盒	20000PCS/箱
AiP74HC193VA	SOP16(2)	74HC193	2500PCS/盘	2500PCS/盒	40000PCS/箱
AiP74HC193JA	TSSOP16	74HC193	2500PCS/盘	5000PCS/盒	40000PCS/箱



2、功能框图及引脚说明

2.1、功能框图

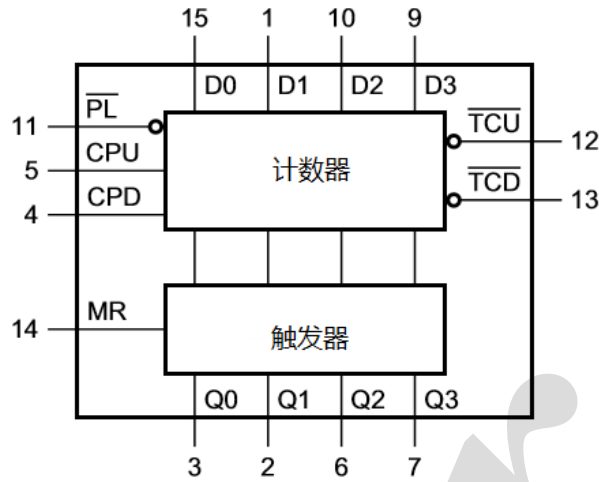


图 1 功能框图

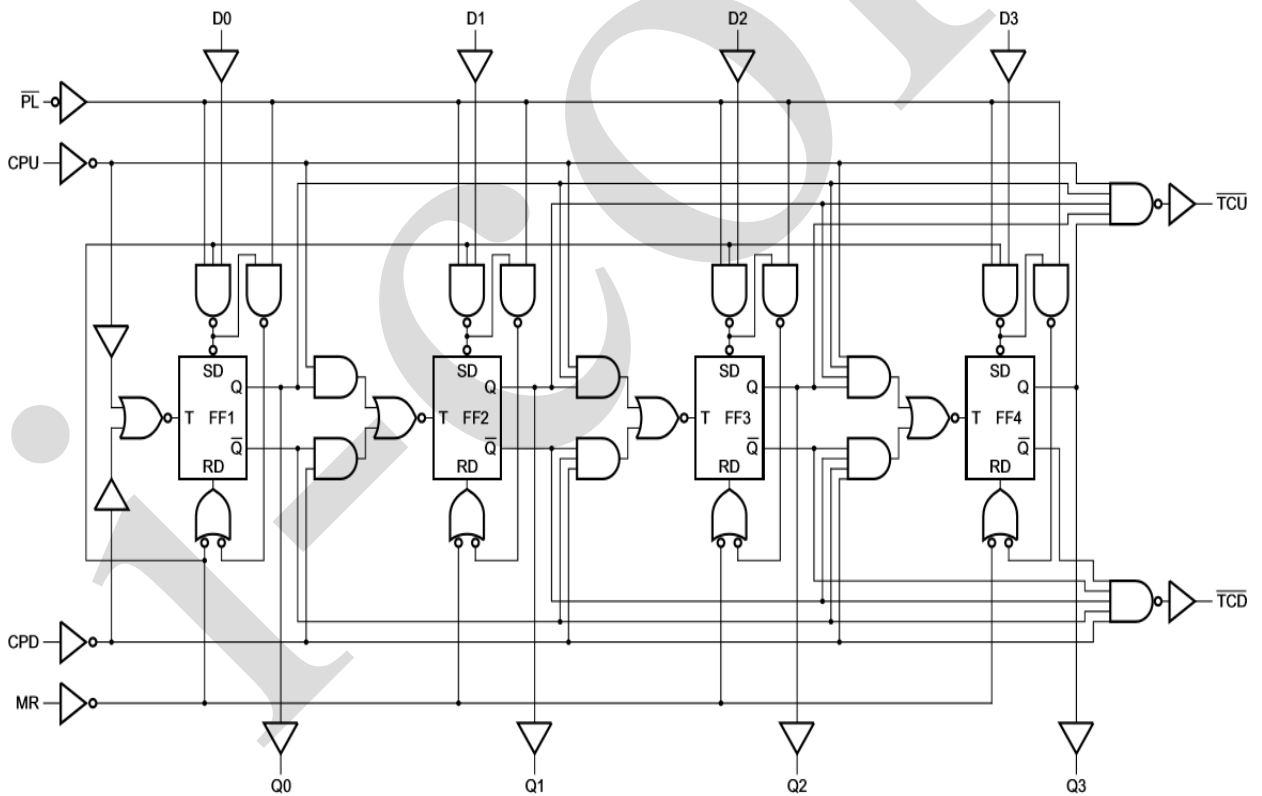
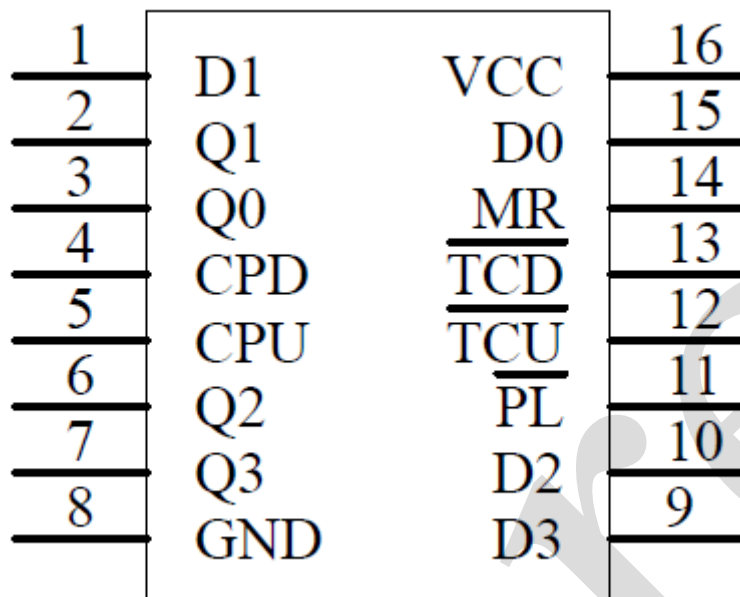


图 2 逻辑图



2.2、引脚排列图



2.3、引脚说明

引脚	符 号	功 能
1	D1	数据输入
2	Q1	触发器输出
3	Q0	触发器输出
4	CPD	计数减时钟输入
5	CPU	计数加时钟输入
6	Q2	触发器输出
7	Q3	触发器输出
8	GND	地 (0V)
9	D3	数据输入
10	D2	数据输入
11	\overline{PL}	异步并行加载输入 (低有效)
12	\overline{TCU}	终端计数加 (进位) 输出 (低有效)
13	\overline{TCD}	终端计数减 (借位) 输出 (低有效)
14	MR	异步主复位输入 (高有效)
15	D0	数据输入
16	V _{CC}	电源电压

2.4、真值表

工作模式	输入								输出					
	MR	\overline{PL}	CPU	CPD	D0	D1	D2	D3	Q0	Q1	Q2	Q3	\overline{TCU}	\overline{TCD}
复位	H	×	×	L	×	×	×	×	L	L	L	L	H	L



(清零)	H	×	×	H	×	×	×	×	L	L	L	L	H	H
并行加载	L	L	×	L	L	L	L	L	L	L	L	L	H	L
	L	L	×	H	L	L	L	L	L	L	L	L	H	H
	L	L	L	×	H	H	H	H	H	H	H	H	L	H
	L	L	H	×	H	H	H	H	H	H	H	H	H	H
计数加	L	H	↑	H	×	×	×	×	计数 加				H ⁽¹⁾	H
计数减	L	H	H	↑	×	×	×	×	计数 减				H	H ⁽²⁾

注: H=高电平

L=低电平

×=任意

↑=CP 低到高转换

(1) \overline{TCU} =CPU 在终端计数加 (HHHH)

(2) \overline{TCD} =CPD 在终端计数减 (LLLL)

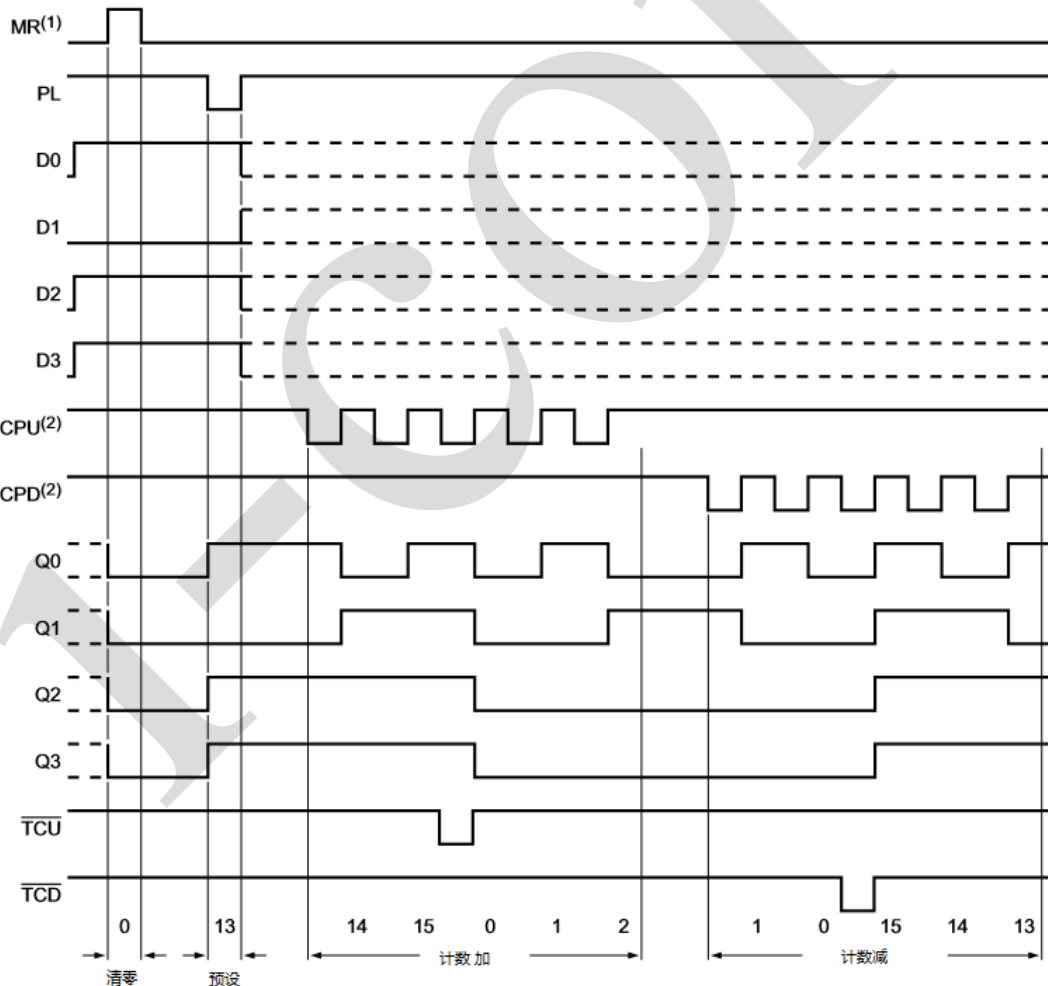


图 3 典型时序图



3、电特性

3.1、极限参数 (除非另有规定, $T_{amb}=25^{\circ}\text{C}$)

参数名称	符号	条件	最小	最大	单位
电源电压	V_{CC}		-0.5	+7.0	V
输入钳位电流	I_{IK}	$V_I < -0.5\text{V}$ 或 $V_I > V_{CC} + 0.5\text{V}$	-	± 20	mA
输出钳位电流	I_{OK}	$V_O < -0.5\text{V}$ 或 $V_O > V_{CC} + 0.5\text{V}$	-	± 20	mA
输出电流	I_O	$V_O = -0.5\text{V}$ 到 $V_{CC} + 0.5\text{V}$	-	± 25	mA
电源电流	I_{CC}		-	50	mA
贮存温度	T_{stg}		-65	+150	$^{\circ}\text{C}$
焊接温度	T_L	10 秒	DIP	245	$^{\circ}\text{C}$
			SOP	250	

3.2、推荐使用条件

参数名称	符号	条件	最小	典型	最大	单位
工作电压	V_{CC}		2.0	5.0	6.0	V
输入电压	V_I		0	-	V_{CC}	V
输出电压	V_O		0	-	V_{CC}	V
工作环境温度	T_{amb}		-40	+25	+85	$^{\circ}\text{C}$
输入转换上升和下降比率	$\Delta t / \Delta V$	$V_{CC}=2.0\text{V}$	-	-	625	ns/V
		$V_{CC}=4.5\text{V}$	-	1.67	139	
		$V_{CC}=6.0\text{V}$	-	-	83	

3.3、电气特性

3.3.1、直流参数 (除非另有规定, $T_{amb}=25^{\circ}\text{C}$)

参数名称	符号	测试条件	最小	典型	最大	单位	
输入高电平电压	V_{IH}	$V_{CC}=2.0\text{V}$	1.5	1.2	-	V	
		$V_{CC}=4.5\text{V}$	3.15	2.4	-	V	
		$V_{CC}=6.0\text{V}$	4.2	3.2	-	V	
输入低电平电压	V_{IL}	$V_{CC}=2.0\text{V}$	-	0.6	0.4	V	
		$V_{CC}=4.5\text{V}$	-	1.58	1.2	V	
		$V_{CC}=6.0\text{V}$	-	2.2	1.6	V	
输出高电平电压	V_{OH}	$V_I = V_{IH}$ 或 V_{IL}	$I_O = -20\mu\text{A}; V_{CC} = 2.0\text{V}$	1.9	2.0	-	V
			$I_O = -20\mu\text{A}; V_{CC} = 4.5\text{V}$	4.4	4.5	-	V
			$I_O = -4.0\text{mA}; V_{CC} = 4.5\text{V}$	3.98	4.27	-	V
			$I_O = -20\mu\text{A}; V_{CC} = 6.0\text{V}$	5.9	6.0	-	V
			$I_O = -5.2\text{mA}; V_{CC} = 6.0\text{V}$	5.48	5.75	-	V
输出低电平电压	V_{OL}	$V_I = V_{IH}$ 或 V_{IL}	$I_O = 20\mu\text{A}; V_{CC} = 2.0\text{V}$	-	0	0.1	V
			$I_O = 20\mu\text{A}; V_{CC} = 4.5\text{V}$	-	0	0.1	V
			$I_O = 4.0\text{mA}; V_{CC} = 4.5\text{V}$	-	0.10	0.2	V
			$I_O = 20\mu\text{A}; V_{CC} = 6.0\text{V}$	-	0	0.1	V
			$I_O = 5.2\text{mA}; V_{CC} = 6.0\text{V}$	-	0.12	0.2	V
输入漏电流	I_I	$V_I = V_{CC}$ 或 GND; $V_{CC} = 6.0\text{V}$	-	-	± 0.1	μA	
工作电流	I_{CC}	$V_I = V_{CC}$ 或 GND; $I_O = 0\text{mA}; V_{CC} = 6.0\text{V}$	-	-	8.0	μA	
输入电容	C_I		-	3.5	-		

3.3.2、交流参数 (除非另有规定, $T_{amb}=25^{\circ}\text{C}$)

参数名称	符号	测试条件	最小	典型	最大	单位
CPU, CPD 到 Qn 的传输延时	t_{PHL}/t_{PLH}	VCC=2.0V	-	15	35	ns
		VCC=4.5V	-	6	18	ns
		VCC=6.0V	-	4	10	ns
CPU 到 \overline{TCU} 的传输延时	t_{PHL}/t_{PLH}	VCC=2.0V	-	12	30	ns
		VCC=4.5V	-	6	15	ns
		VCC=6.0V	-	4	10	ns
CPD 到 \overline{TCD} 的传输延时	t_{PHL}/t_{PLH}	VCC=2.0V	-	12	30	ns
		VCC=4.5V	-	5	12	ns
		VCC=6.0V	-	4	10	ns
\overline{PL} 到 Qn 的传输延时	t_{PHL}/t_{PLH}	VCC=2.0V	-	17	45	ns
		VCC=4.5V	-	6	20	ns
		VCC=6.0V	-	5	12	ns
MR 到 Qn 的传输延时	t_{PHL}/t_{PLH}	VCC=2.0V	-	12	30	ns
		VCC=4.5V	-	7	15	ns
		VCC=6.0V	-	4	10	ns
Dn 到 Qn 的传输延时	t_{PHL}/t_{PLH}	VCC=2.0V	-	16	40	ns
		VCC=4.5V	-	9	25	ns
		VCC=6.0V	-	8	20	ns
\overline{PL} 到 \overline{TCU} , \overline{PL} 到 \overline{TCD} 的传输延时	t_{PHL}/t_{PLH}	VCC=2.0V	-	30	65	ns
		VCC=4.5V	-	15	35	ns
		VCC=6.0V	-	10	20	ns
MR 到 \overline{TCU} , MR 到 \overline{TCD} 的传输延时	t_{PHL}/t_{PLH}	VCC=2.0V	-	22	45	ns
		VCC=4.5V	-	9	22	ns
		VCC=6.0V	-	8	18	ns
Dn 到 \overline{TCU} , Dn 到 \overline{TCD} 的传输延时	t_{PHL}/t_{PLH}	VCC=2.0V	-	20	45	ns
		VCC=4.5V	-	8	30	ns
		VCC=6.0V	-	7	24	ns
输出转换时间	t_{THL}/t_{TLH}	VCC=2.0V	-	6	28	ns
		VCC=4.5V	-	4	15	ns
		VCC=6.0V	-	3	10	ns
CPU, CPD 高或低脉冲宽度	t_w	VCC=2.0V	50	20	-	ns
		VCC=4.5V	35	14	-	ns
		VCC=6.0V	25	11	-	ns
MR (高) 脉冲宽度	t_w	VCC=2.0V	50	20	-	ns
		VCC=4.5V	20	8	-	ns
		VCC=6.0V	14	6	-	ns
\overline{PL} (低) 脉冲宽度	t_w	VCC=2.0V	100	25	-	ns
		VCC=4.5V	20	9	-	ns
		VCC=6.0V	17	7	-	ns
\overline{PL} 到 CPU, CPD 恢复时间	t_{rec}	VCC=2.0V	50	3	-	ns
		VCC=4.5V	10	1	-	ns
		VCC=6.0V	9	1	-	ns
MR 到 CPU, CPD 恢复时间	t_{rec}	VCC=2.0V	50	0	-	ns
		VCC=4.5V	10	0	-	ns
		VCC=6.0V	9	0	-	ns



Dn 到 \overline{PL} 的建立时间	t_{su}	VCC=2.0V	CPU=CPD=高 见图 9	80	22	-	ns
		VCC=4.5V		16	8	-	ns
		VCC=6.0V		14	6	-	ns
Dn 到 \overline{PL} 的保持时间	t_h	VCC=2.0V	见图 11	0	-14	-	ns
		VCC=4.5V		0	-5	-	ns
		VCC=6.0V		0	-4	-	ns
CPU 到 CPD, CPD 到 CPU 的保持时间	t_h	VCC=2.0V	见图 13	80	22	-	ns
		VCC=4.5V		16	8	-	ns
		VCC=6.0V		8	6	-	ns
CPU, CPD 最大频率	f_{max}	VCC=2.0V	见图 7	4.0	13.5	-	ns
		VCC=4.5V		20	41	-	ns
		VCC=6.0V		24	49	-	ns
功率损耗电容	C_{PD}	$V_I=GND$ 至 V_{CC} , $V_{CC}=5V$; $f_i=1MHz$		-	24	-	pF

注: C_{PD} 用于决定动态功率损耗 (P_D 单位为 μW):

$$P_D = C_{PD} \times V_{CC}^2 \times f_i \times N + \sum (C_L \times V_{CC}^2 \times f_o), \text{ 其中:}$$

f_i = 输入频率 (MHz)

f_o = 输出频率 (MHz)

C_L = 输出负载电容 (pF)

V_{CC} = 电源电压 (V)

N = 输入开关数

$\sum (C_L \times V_{CC}^2 \times f_o)$ = 输出总和



4、测试线路

4.1、直流测试线路

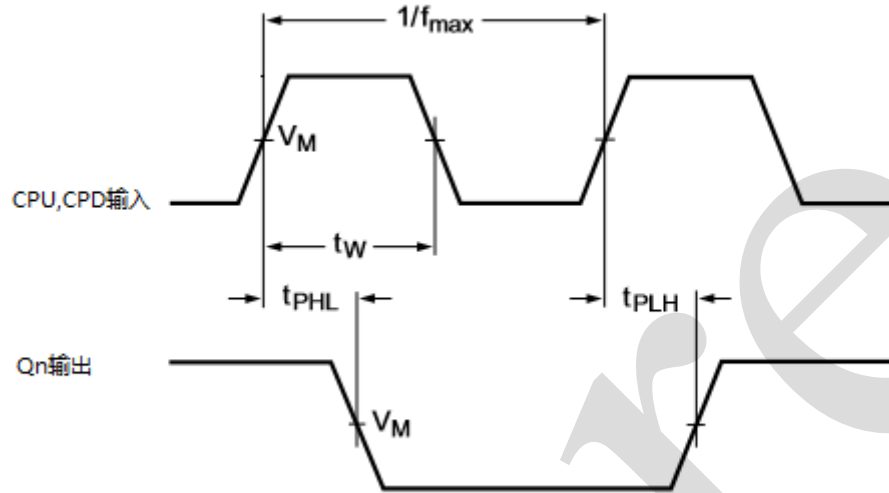


图 7 时钟输入 (CPU, CPD) 到输出 (Qn) 传输延时, 时钟脉冲宽度和最大时钟频率

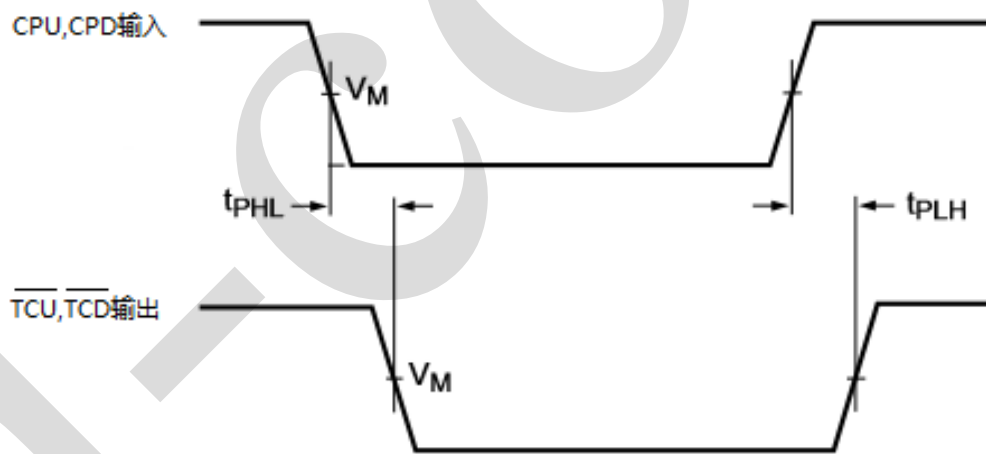


图 8 时钟 (CPU, CPD) 到终端计数输出 (\overline{TCU} , \overline{TCD}) 的传输延时

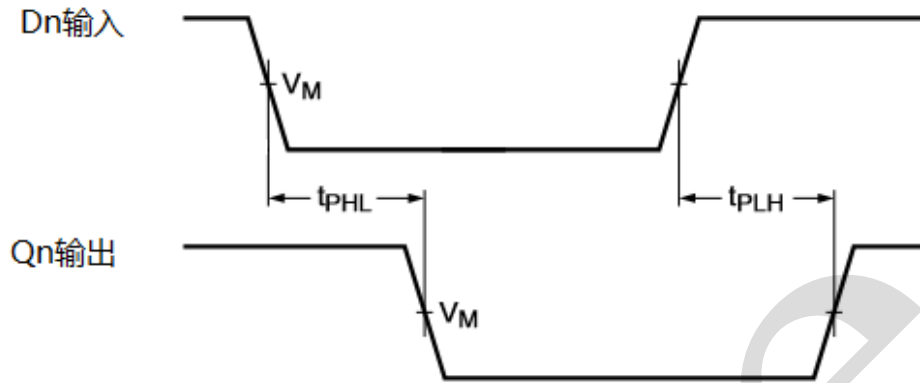


图 9 输入 (Dn) 到输出 (Qn) 传输延时

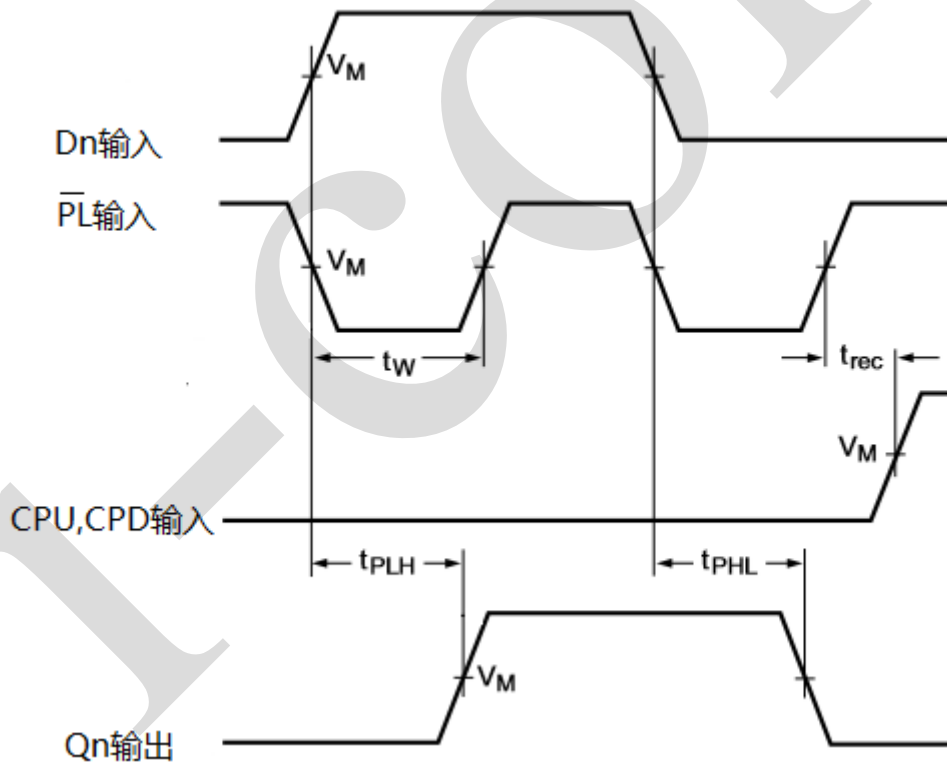


图 10 并行加载输入 (\overline{PL}) 和数据 (Dn) 到输出 (Qn) 传输延时和 \overline{PL} 到时钟输入 (CPU, CPD) 的恢复时间

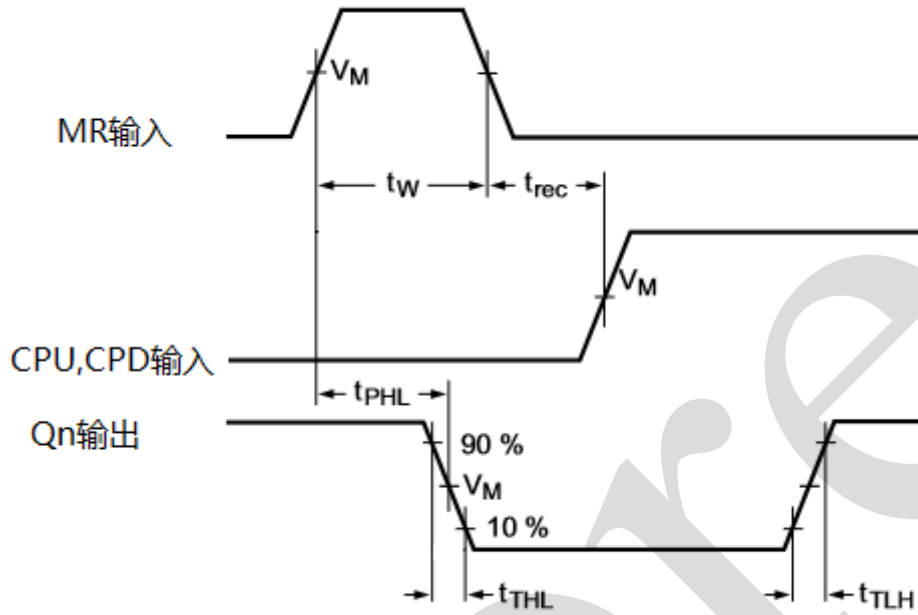


图 11 主复位输入 (MR) 脉冲宽度, MR 到 Qn 传输延时, MR 到 CPU,CPD 的恢复时间和输出转换时间

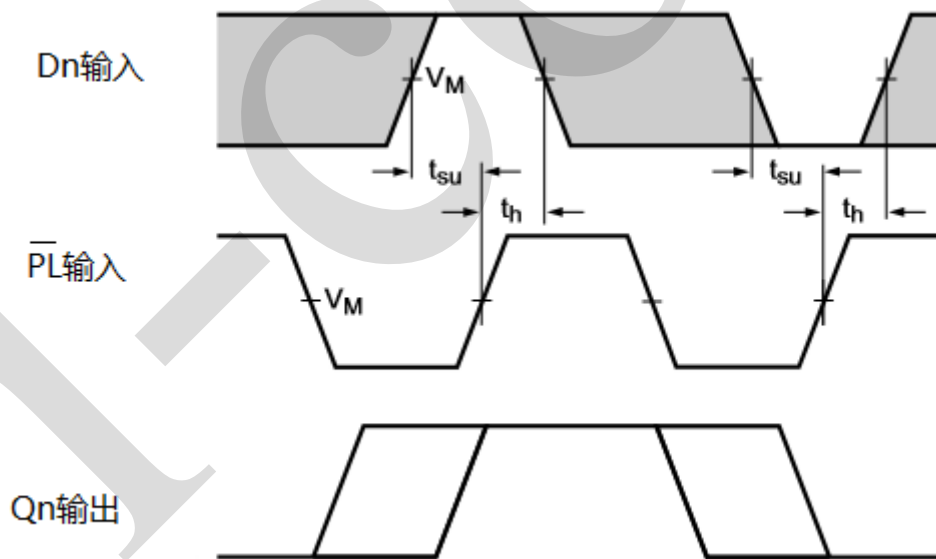


图 12 数据输入 (Dn) 到并行加载输入 (\overline{PL}) 的建立时间和保持时间

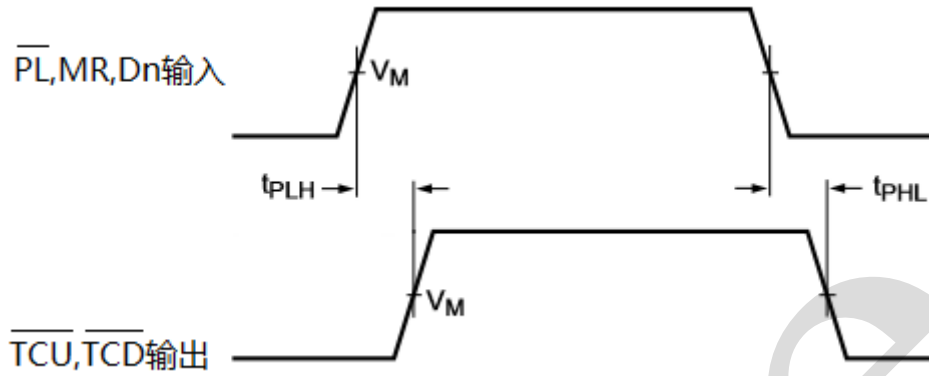


图 13 数据输入 (Dn), 并行加载输入 (\overline{PL}) 和主复位输入 (MR) 到终端计数输出 (\overline{TCU} , \overline{TCD}) 的传输延时

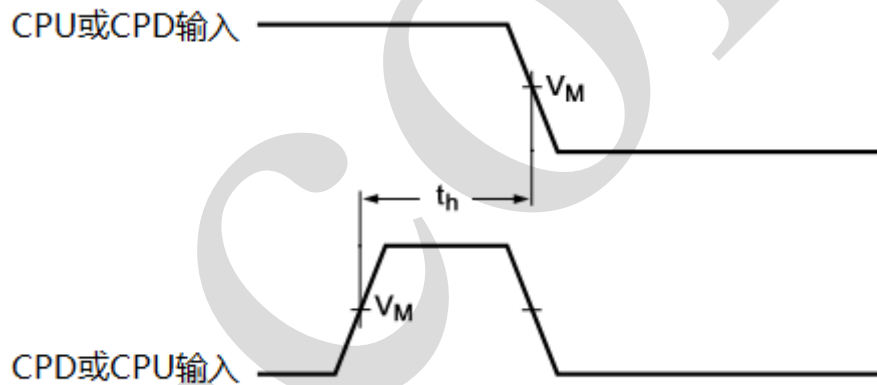
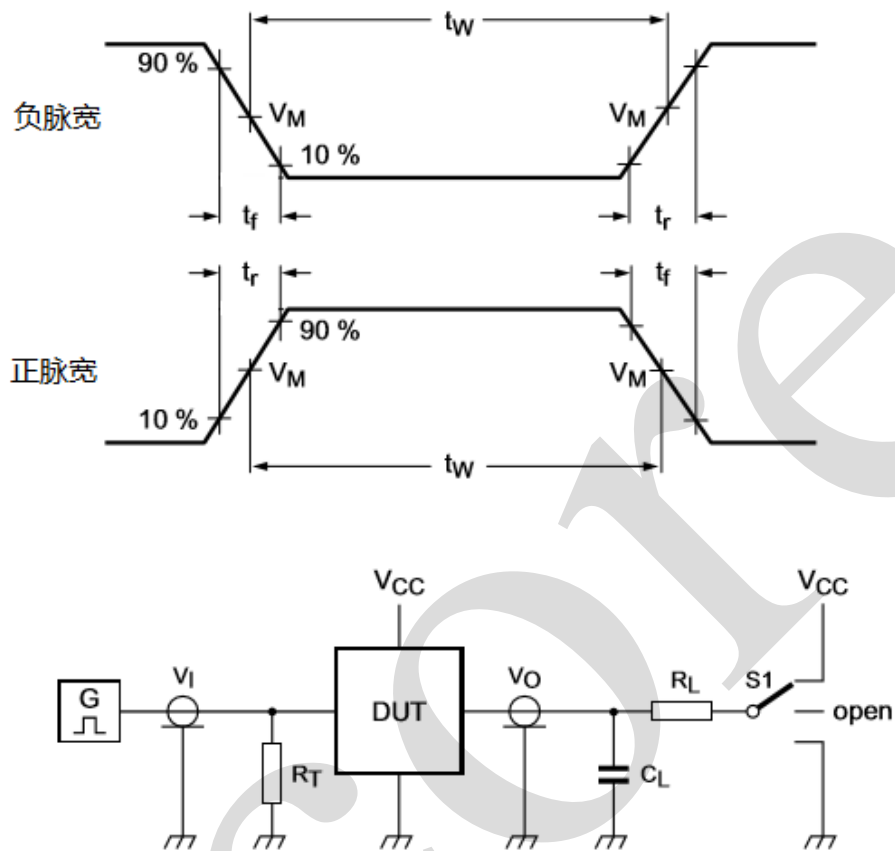


图 14 CPU 到 CPD 或 CPD 到 COU 的保持时间



4.2、交流测试线路



测试电路定义:

RT=与信号发生器输出阻抗相匹配的端口电阻

CL=负载电容

RL=负载电阻

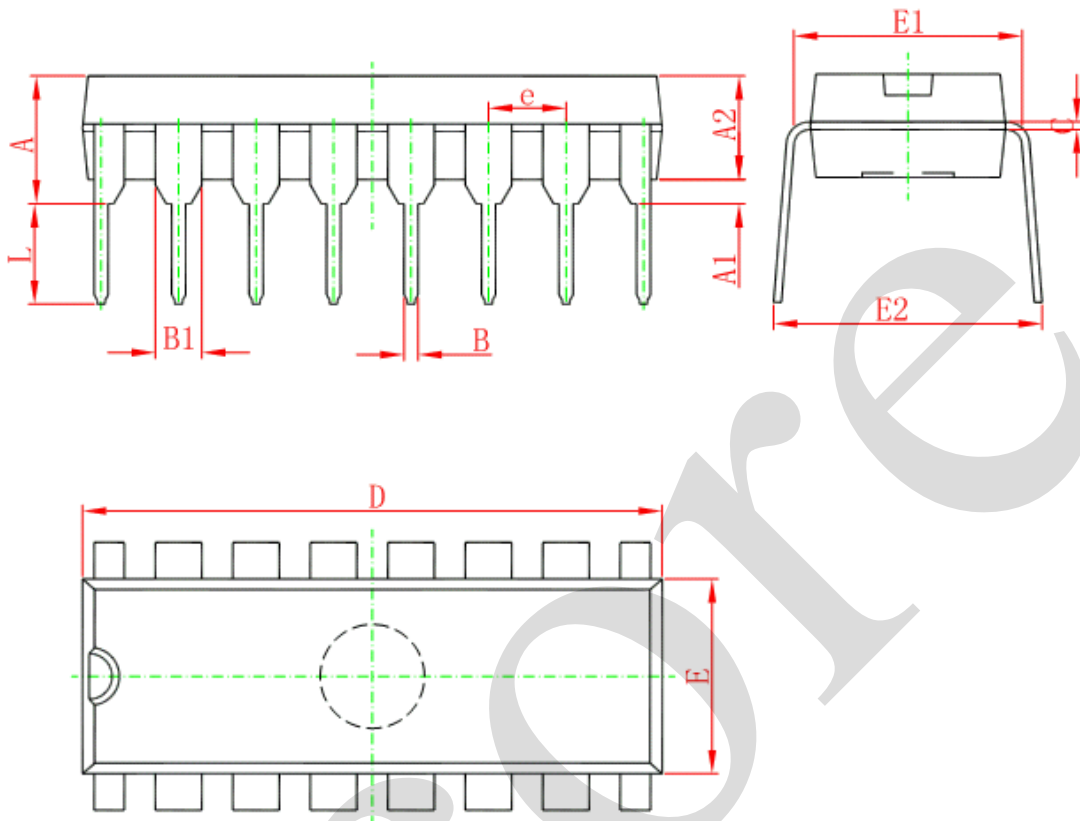
S1=测试选择开关

输入		负载		S1
V_I	t_r, t_f	C_L	R_L	t_{PHL}, t_{PLH}
V_{CC}	6ns	15pF, 50pF	1K Ω	打开



5、封装尺寸与外形图

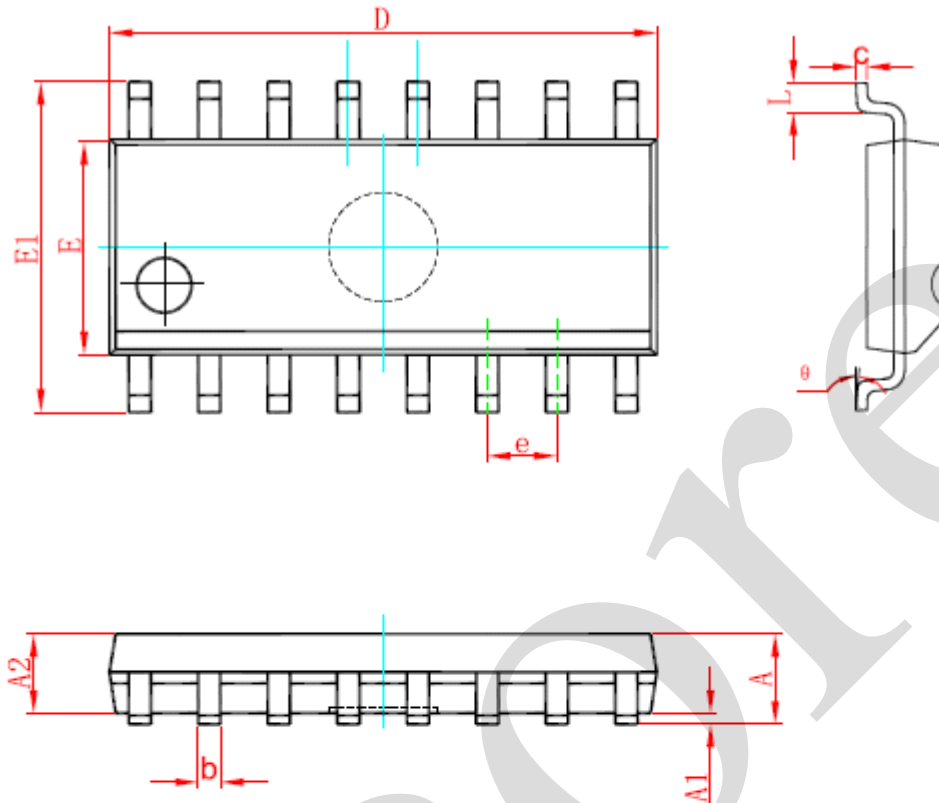
5.1、DIP16 外形图与封装尺寸



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	3.710	4.310	0.146	0.170
A1	0.510		0.020	
A2	3.200	3.600	0.126	0.142
B	0.380	0.570	0.015	0.022
B1	1.524 (BSC)		0.060 (BSC)	
C	0.204	0.360	0.008	0.014
D	18.800	19.200	0.740	0.756
E	6.200	6.600	0.244	0.260
E1	7.320	7.920	0.288	0.312
e	2.540 (BSC)		0.100 (BSC)	
L	3.000	3.600	0.118	0.142
E2	8.400	9.000	0.331	0.354



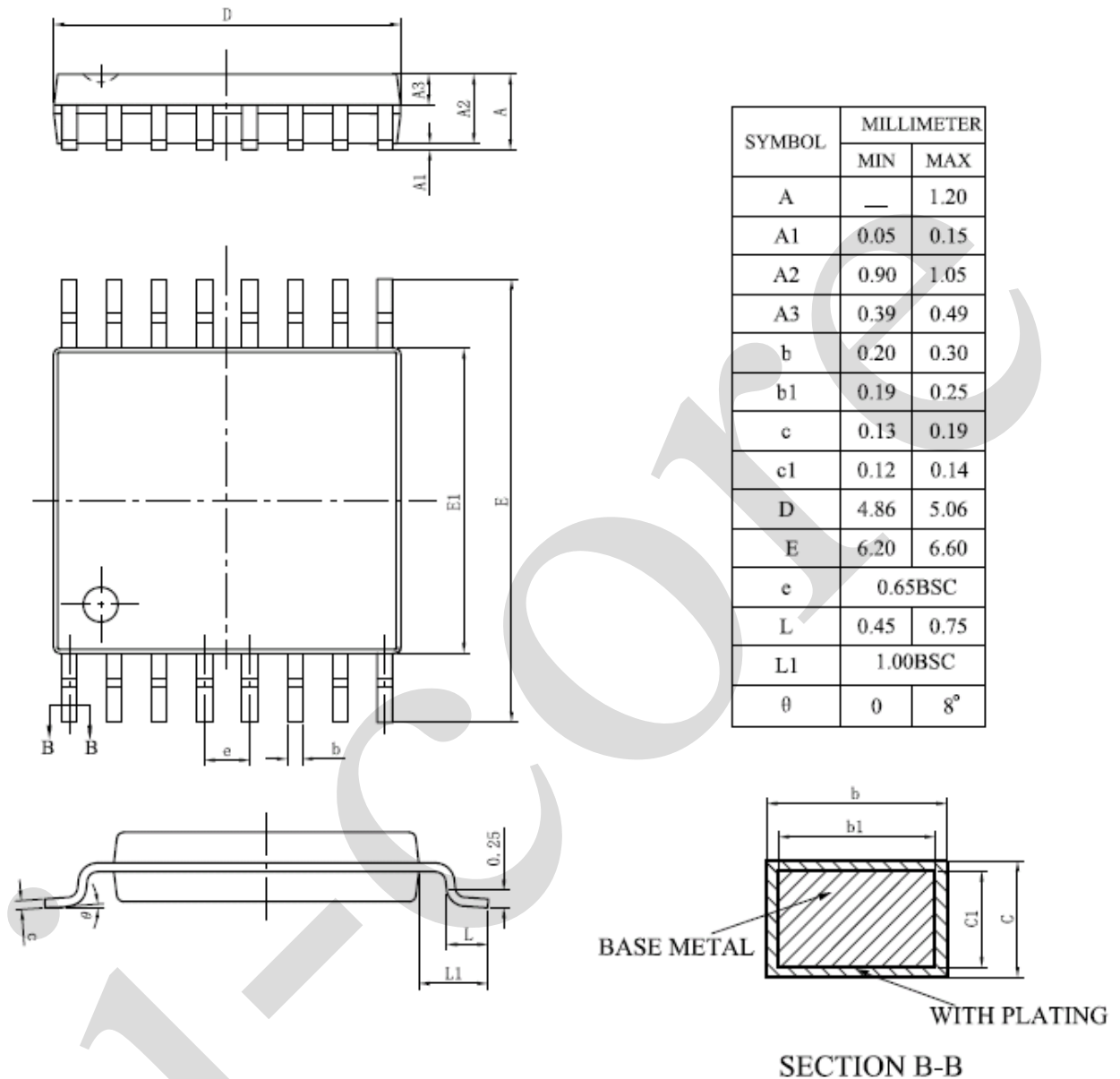
5.2、SOP16 外形图与封装尺寸



Symbol	Dimensions In Millimeters		Dimensions In Inches	
	Min	Max	Min	Max
A	1.350	1.750	0.053	0.069
A1	0.100	0.250	0.004	0.010
A2	1.350	1.550	0.053	0.061
b	0.330	0.510	0.013	0.020
c	0.170	0.250	0.007	0.010
D	9.800	10.200	0.386	0.402
E	3.800	4.000	0.150	0.157
E1	5.800	6.200	0.228	0.244
e	1.270 (BSC)		0.050 (BSC)	
L	0.400	1.270	0.016	0.050
θ	0°	8°	0°	8°



5.3、TSSOP16 外形图与封装尺寸



**6、声明及注意事项:****6.1、产品中有毒有害物质或元素的名称及含量**

部 件 名 称	有毒有害物质或元素									
	铅 (Pb)	汞 (Hg)	镉 (Cd)	六价铬 (Cr (VI))	多溴联 苯 (PBBs)	多溴联 苯醚 (PBDEs)	邻苯二甲 酸二丁酯 (DBP)	邻苯二甲 酸丁 基酯 (BBP)	邻苯二甲 酸二(2- 乙基己 基)酯 (DEHP)	邻苯二甲 酸二异丁 酯(DIBP)
引线框	○	○	○	○	○	○	○	○	○	○
塑封树脂	○	○	○	○	○	○	○	○	○	○
芯片	○	○	○	○	○	○	○	○	○	○
内引线	○	○	○	○	○	○	○	○	○	○
装片胶	○	○	○	○	○	○	○	○	○	○
说明	○: 表示该有毒有害物质或元素的含量在 SJ/T11363-2006 标准的检出限以下。 ×: 表示该有毒有害物质或元素的含量超出 SJ/T11363-2006 标准的限量要求。									

6.2 注意

在使用本产品之前建议仔细阅读本资料;

本资料中的信息如有变化, 恕不另行通知;

本资料仅供参考, 本公司不承担任何由此而引起的任何损失;

本公司也不承担任何在使用过程中引起的侵犯第三方专利或其它权利的责任。

7、联系方式:

无锡中微爱芯电子有限公司

Wuxi I-CORE Electronics Co., Ltd.

地址: 江苏省无锡市滨湖区建筑西路 777 号无锡国家集成电路设计中心 B4 楼

网址: <http://www.i-core.cn>

销售部: 江苏省无锡市滨湖区建筑西路 777 号无锡国家集成电路设计中心 B4 楼

邮编: 214072 电话: 0510-85572708 传真: 0510-85887721

深圳分公司: 广东省深圳市宝安区西乡银田路智谷科技园 C 栋 501-508

邮编: 518000 电话: 0755-88370507 传真: 0755-88370507

顺德办事处: 广东省佛山市顺德区凤山中路 3 号弘越中心 6 楼

邮编: 528399 电话: 18688498366

技术支持: 手机: 13631505987/13823745011

市场应用部: 江苏省无锡市滨湖区建筑西路 777 号无锡国家集成电路设计中心 B4 楼

邮编: 214072 传真: 0510-85572700

广东省深圳市宝安区西乡银田路智谷科技园 C 栋 501-508

邮编: 518000 传真: 0755-88370507